

NOMBRE: CIRCUITOS DIGITALES I

HRS./SEM.:4

CLAVE: F25

- **Objetivo:** Que el estudiante adquiera la habilidad y capacidad suficiente para resolver los problemas de electrónica relacionados con los circuitos digitales, desde los sistemas numéricos y compuertas lógicas hasta los registros de corrimiento.
1. *Sistemas numéricos.* Sistema numérico binario, octal, hexadecimal; Conversiones entre sistemas numéricos; Suma y resta binaria
 2. *Compuertas lógicas.* Compuertas; Inversores; Compuertas OR, AND, NAND Y NOR; Habilitación / inhabilitación para el control de datos; Habilitación / inhabilitación de compuertas OR, AND, NAND Y NOR; Compuerta NAND y NOR como inversores; Ampliación de compuertas OR, AND, NAND Y NOR
 3. *Formas de onda y álgebra booleana.* Análisis de formas de onda; Formas de onda de un reloj con retardo y de un contador de corrimiento; Lógica combinacional; Teoremas boléanos; Teoremas de Demorgan; Diseño de circuitos lógicos; Compuertas AND-OR-inversor; Reducción de expresiones booleanas con mapas de Karnaugh.
 4. *Compuertas OR exclusivo.* OR exclusivo; Habilitación/inhabilitación; Análisis de formas de onda; NOR exclusivo; OR / NOR exclusivo; Paridad; Generador de paridad par; Generador de paridad par /impar; Verificador de paridad; Generador / verificador de paridad de 9 bits; Comparador.
 5. *Sumadores.* Medio sumador; Sumador completo; Sumador / restador de complemento a uno; Sumador / restador de complemento a dos; Suma en decimal codificado en binario; Sumador de decimal codificado en binario; Unidad de aritmética y lógica
 6. *Especificaciones y compuertas de colector abierto.* Subfamilias TTL; Características eléctricas de TTL; Corrientes de alimentación de TTL; Características de conmutación TTL; Compuertas de colector abierto TTL; Aplicaciones de colector abierto; CMOS; Subfamilias CMOS; Especificaciones de CMOS; Interconexión de TTL con CMOS; Lógica de emisores acoplados (ECL); Interconexión ECL con otras familias lógicas; Tecnología de montaje de superficie.
 7. *Flip-flops.* Introducción; Flip-flops set-reset con compuertas NAND con conexión cruzada; Flip-flops set-reset con compuertas NOR con conexión cruzada; Comparación entre flip-flops set-reset con compuertas NAND y NOR con conexión cruzada; Uso del flip-flop set-reset como interruptor sin oscilaciones; Flip-flop set-reset con entrada de control; Flip-flop D transparente; Flip-flop D maestro-esclavo; Flip-flop D disparado por flanco de pulso.
 8. *Flip-flops D y JK maestro-esclavo.* Conmutación de un flip-flop D maestro-esclavo; Flip-flop JK; Reloj sin traslapamiento; Contador de corrimiento; Circuitos integrados (CI) JK típicos;
 9. *Registros de corrimiento.* Construcción de un registro de corrimiento con flip-flops JK; Datos en paralelo y en serie; Entrada en paralelo, salida en serie; Formatos de transmisión de datos en serie; Registro de corrimiento de CI; Estándares para datos en serie; Código ASCII.

Bibliografía:

- [1]. M N Horenstein, *Microelectrónica: circuitos y dispositivos*, ed. Prentice may.
- [2]. Sedra/Smith, *Circuitos microelectrónicos*, ed. Oxford.
- [3]. J W Bignell/R L Donovan, *Electrónica digital*, ed. CECSA.
- [4]. R J Tocci/N S Widmer, *Digital systems, principles and applications*, ed. Prentice Hall.

Técnicas de enseñanza sugeridas

Exposición oral	(X)
Exposición audiovisual	()
Ejercicios dentro de clase	(X)
Seminarios	(X)
Lecturas obligatorias	(X)
Trabajos de investigación	(X)
Prácticas en taller o laboratorio	(X)
Prácticas de campo	()
Otras:	()

Elementos de evaluación sugeridos

Exámenes parciales	(X)
Exámenes finales	(X)
Trabajos y tareas fuera del aula	(X)
Participación en clase	(X)
Asistencia a prácticas	(x)
Otras:	()